

Міністерство освіти і науки України  
Одеський національний політехнічний університет  
Херсонський політехнічний коледж



Затверджую  
Директор коледжу,  
голова приймальної комісії  
О.Є. Яковенко  
2016 р.

### **ПРОГРАМА**

фахових вступних випробувань  
на навчання за освітньо-кваліфікаційним рівнем **бакалавр**  
**напряму підготовки 6.050102 «Комп'ютерна інженерія»**  
для вступників на основі раніше здобутого  
освітньо-кваліфікаційного рівня: «молодший спеціаліст»  
з нормативним терміном навчання на вакантні місця

Розглянуто та схвалено:  
на засіданні циклової комісії  
Комп'ютерна інженерія

Протокол від 20 січня 2016 р. № 6

Голова комісії Уткіна /Н.Є. Уткіна /

## **1. Мета вступних випробувань**

Метою вступного випробування є комплексна перевірка знань вступників, які вони отримали в результаті вивчення циклу дисциплін, що відносять до напрямку «Комп'ютерна інженерія».

Програма фахового вступного випробування для здобуття освітньо-кваліфікаційного рівня «бакалавр» за напрямом підготовки 6.050102 «Комп'ютерна інженерія» на основі освітньо-кваліфікаційного рівня «молодший спеціаліст» має комплексний характер, створена у відповідності зі змістом основних профільних дисциплін навчального плану підготовки кваліфікованих робітників у частині фундаментальної та професійно-практичної підготовки.

## **2. Допуск до вступних випробувань**

До участі у вступних іспитах допускаються вступники, які дотрималися усіх норм і правил, передбачених чинним законодавством, правилами вступу до Херсонського політехнічного коледжу Одеського національного політехнічного університету.

## **3. Вимоги до вступних випробувань**

Для прийому осіб, які на основі освітньо-кваліфікаційного рівня «молодший спеціаліст» вступають для здобуття освітньо-кваліфікаційного рівня «бакалавр». Правилами прийому до Херсонського політехнічного коледжу Одеського національного політехнічного університету передбачений конкурсний відбір за результатами фахового вступного випробування.

У процесі підготовки до фахового вступного випробування рекомендується користуватися основною літературою, яку подано наприкінці програми.

Фахове вступне випробування проводиться у формі тестування.

Вступні випробування охоплюють фахову дисципліну «Комп'ютерна схемотехніка» та складаються з таких частин.

### **3.1 Комбінаційні та послідовнісні типові елементи**

Алгебра логіки, основні закони алгебри логіки, мінімізація перемикаючих функцій. Повні системи функцій алгебри логіки.

Дешифратори та шифратори:

призначення та умовне зображення на схемі, прямокутні та пірамідальні, каскадні дешифратори. Шифратор, умовне зображення, призначення.

Перетворювачі кодів:

Кодування чисел. Призначення перетворювачів кодів. Синтез перетворювачів кодів.

Мультиплексори та демультіплексори:

Призначення мультиплексорів і демультіплексорів. Умовне позначення на схемі. Синтез різних схем мультиплексорів.

Суматори:

Призначення та умовне зображення на схемі. Суматори та напівсуматори. однорозрядний комбінаційний, одно розрядний накопичуючий суматор. Суматори з послідовним, паралельним, груповим переносом.

Програмуючі логічні матриці:

Призначення ПЛМ. Структура ПЛМ. Програмування ПЛМ

Вузли зрівняння та контролю:

Апаратні методи контролю. Призначення та умовне зображення на схемі. Схеми визначення парності. Контроль по збігу. Вузол рівняння двопаралельних кодів.

### **3.2 Схемотехніка послідовнісних типових елементів**

Тригери:

Асинхронні інтегральні тригери на логічних RS, D, T, JK типу, принцип дії, таблиці переходів. Синхронні тригери з статичним управлінням RS, D, DV. Синхронні тригери, які побудовані за принципом двоступеневого запам'ятовування інформації. Синхронні тригери з динамічним синхронізуючим входом RS, D, JK. Тригери Шмідта.

Регістри:

Призначення, класифікація регістрів. Умовне зображення на схемі. Регістри прийому та видачі інформації. Регістри виконання порозрядних мікро операцій. Регістри, які здвигають.

Лічильники:

Призначення та умовне зображення на схемі. Загальні параметри лічильників, однорозрядні, багаторозрядні, десятичні лічильники. Лічильники з послідовним, сквозним переносом, лічильники з свавільним коефіцієнтом перерахунку, реверсивний та кільцевий лічильник, дільники частоти імпульсної послідовності.

Генератори чисел:

Призначення та умовне зображення на схемі. Генератори на основі лічильників. Генератори на основі регістрів, які здвигають. Синтез різних схем генераторів чисел.

### **3.3 Узагальнена структура ЕОМ.**

Принцип дії ЕОМ. Структурна схема ЕОМ. Склад ЕОМ. Принцип програмного управління. Організація вводу – виводу інформації в ЕОМ  
Мікропроцесорні комплекти та їх програмування  
Класифікація та елементна база мікропроцесорів. Призначення та структура мікропроцесора

Мікропроцесори з фіксованим набором команд і розрядністю.

Структура мікропроцесора. Набір команд Виконання команд. Робочий цикл мікропроцесора. Структура мікро -ЕОМ на основі мікропроцесора з фіксованим набором команд. Програмування мікропроцесора.

## **4. Організація вступних випробувань**

Проведення іспиту здійснюється у письмовій формі протягом 1 год. 20 хв. (дві академічні години) у відповідності до розкладу іспитів вступної компанії в коледжі.

Кількість екзаменаційних білетів, укладених за наскрізною нумерацією, та підготовлених варіантів (у обов'язі, визначеному цикловою комісією) забезпечує вступникам право вибору будь-якого варіанту з чотирьох.

## 5. Критерії оцінювання фахових випробувань

Оцінювання знань вступників здійснюється за 200-бальною шкалою, що відповідає вимогам зовнішнього незалежного оцінювання під час вступних іспитів або ж співбесід.

Кожний білет створено за чотирма рівнями складності відповідно до програмного матеріалу. Кожний рівень має свій рейтинг відповідно до національної шкали:

- I рівень (0-99 балів) дає змогу студенту отримати в сумі - 99 балів;
- II рівень (100-150 бали) дає змогу студенту отримати в сумі - 50 балів;
- III рівень (151-180 балів) дає змогу студенту отримати в сумі - 29 балів;
- IV рівень (181-200 балів) дає змогу студенту отримати в сумі - 19 балів.

Зміст тестів тільки I рівня оцінюється сумою до 99 балів, що відповідає оцінці „2” – «незадовільно» за національною шкалою.

Зміст тестів I і II рівнів відповідає вимогам обов'язкового мінімального опанування програмного матеріалу і оцінюється сумою до 150 балів, що відповідає оцінці „3” – «задовільно» за національною шкалою.

Зміст тестів III рівня - оцінюється сумою до 180 балів і відповідає оцінці „4” – «добре» за національною шкалою.

Завдання IV рівня – оцінюються сумою до 200 балів і відповідають оцінці „5” – «відмінно» за національною шкалою.

Загальна кількість балів, набрана вступником при виконанні тестів екзаменаційного білету, вноситься викладачем до екзаменаційної відомості.

## 6. Орієнтовний набір питань, які входять до складу білетів

I рівень питань сформований з питань, що містять один варіант вибору із запропонованого переліку. II рівень питань передбачає більш детальні знання і сформований з питань, що містять декілька варіантів правильних відповідей із запропонованого переліку. IV рівень містить практичні завдання.

Наведений нижче перелік питань не містить варіантів відповідей та виконаних рішень.

### Зміст тестових питань

1. Який елемент виконує функцію "кон'юнкція"?
2. Який елемент виконує функцію «Заперечення діз'юнкції»?
3. Який елемент виконує функцію "заперечення еквівалентності"?
4. Який елемент має таку таблицю істинності?

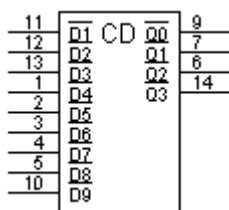
X1	X2	Y
0	0	1
0	1	0
1	0	0
1	1	0

5. Який елемент має таку таблицю істинності?

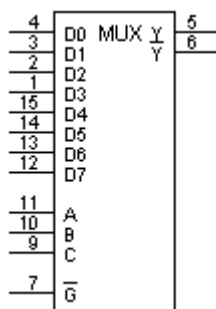
X1	X2	Y
0	0	0
0	1	1
1	0	1
1	1	1

6. Який вузол комп'ютера призначений для перетворення кожної комбінації вхідного двійкового коду в керуючий сигнал тільки на одному із своїх входів?

7. Який вузол комп'ютера призначений для почергової комутації інформації від одного з n входів на загальний вихід?
8. Який вузол комп'ютера призначений для комутації сигналу від одного інформаційного входу D на один з n інформаційних виходів?
9. Вузол комп'ютера, призначений для лічби входних імпульсів, це:
10. Запам'ятовуючий елемент з двома стійкими станами, зміна яких відбувається під дією входних сигналів, це:
11. Що треба подати на входи бістабільної комірки пам'яті, щоб встановити тригер в 1?
12. Що треба подати на входи JK триггера, щоб встановити тригер в 1?
13. Вузол комп'ютера, який призначений для прийому, тимчасового зберігання, перетворення і видачі n-розрядного двійкового коду, це
14. Що не треба подавати на входи бістабільної комірки пам'яті?
15. Який код з'явиться на виходах шифратора, якщо подати сигнал на вхід D6?



16. З якого інформаційного входу мультиплексора пройде сигнал, якщо на адресні входи подати код 101?



17. Шина адреси 8-розрядного процесора має розрядність:
18. Яка інформація зберігається в IR 8-розрядних мікропроцесорах ?
19. Сигнал ALE стробує
20. "При його встановленні після виконання кожної команди викликається внутрішнє переривання."

Про який прапорець іде мова?

21. Прапорець OF встановлюється,
22. Який прапорець встановлюється при парному числі одиниць у результаті?
23. Яке призначення має шинний формувач?
24. Яку функцію виконує вхід STB в буферних регістрах?
25. В якому режимі роботи програмованого послідовного інтерфейсу передача інформації супроводжується сигналом на вході SYNDET?
26. В якому режимі роботи програмованого послідовного інтерфейсу передача інформації починається із СТАРТ-біту?

27. При безпосередній адресації операнд знаходиться:
28. Лічильник з яким переносом має найпростішу схему?
29. При прямій адресації операнд знаходиться:
30. Початкова адреса підпрограми обслуговування переривання знаходиться:
31. До команд пересилання відносяться
32. Розрахуйте фізичну адресу комірки стеку, якщо

(CS)=1234;            (BX)=3A48;  
(SS)= 0234;            (CX)=0248;  
(DS)=0345;            (DX)=0AB8;  
(ES)=1345;            (SP)= 120F;  
(IP)=0048;            (BP)=024F;

(AX)=028F;

(SD)= 567F;

33. Яка максимальна кількість запитів переривань може оброблятися за допомогою контролера переривань?
34. В якому режимі роботи програмованого послідовного інтерфейсу передача інформації починається із СТАРТ-біту?
35. В якому режимі програмованого паралельного інтерфейсу для передачі інформації використовуються тільки один порт?

36. Намалуйте схему 3-розрядного парафазного паралельного регістра на ЖКС тригерах
37. Намалуйте схему 3-розрядного парафазного послідовного регістра на RSC тригерах
38. Накреслити схему дешифратора двійкового коду 10011 на логічних елементах
39. Які прапорці встановлюються при додаванні чисел 25H і 77H?
40. Які дії відбуваються в тактах T1 і T2 будб-якого машинного циклу?
41. Які функції виконує програмований контролер переривань у мікропроцесорній системі?
- 42.

Завдання:

1. Напишіть лістинг програма для виконання функції

$$Y = -2X_1 + 2X_2 - X_3$$

Операнди знаходяться :  $X_1$  в комірці 0890;  $X_2$  – в регістрі C;  $X_3$  – в комірці 0891

Результат – в комірці 0900

Початкова адреса програми 0950

2. Напишіть лістинг програма для виконання функції

$$Y = -2X_1 - 2X_2 - X_3$$

Операнди знаходяться :  $X_1$  в комірці 0850;  $X_2$  – в регістрі C;  $X_3$  – в регістрі E

Результат – в комірці 0800

Початкова адреса програми 0950

## 7. Література

1. Бабич М. П., Жуков І. А. Комп'ютерна схемотехніка: Навчальний посібник. — К.: "МК-Прес", 2004.— 412 с, іл.
2. Рябенський В.М., Жуйков В.Я., Жулий В.Д. Цифрова схемотехніка: Навчальний посібник. — Львів: «Новий Світ 2000», 2009.-735 с.
3. Угрюмов Е.П. Проектування елементів і вузлів ЕОМ . - К.: Вища школа, 1997.- 318с.
4. Схемотехника ЭВМ. Под редакцией Г.Н.Соловьева. М.: Высшая школа, 1995.
5. Алексенко А.Г. Основы микросхемотехники. – М.: Советское радио, 1992. – 405 с.